# PATENT ABSTRACTS OF JAPAN

(11)Publication number:

04-297056

(43) Date of publication of application: 21.10.1992

(51)Int.Cl.

H01L 21/78

(21)Application number : 03-068811

(71)Applicant : SONY CORP

(22)Date of filing:

US US 199

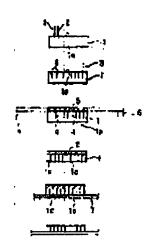
(72)Inventor: YAMANAKA HIDEO

# (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

# (57)Abstract:

PURPOSE: To easily make a pellet to be thin in thickness and suppress the generation of cracking and chipping of wafer so as to reduce the wear of dicing blade by performing dicing for a semiconductor wafer surface by shorter cutting depth than its overall thickness and then grinding the rear face of the semiconductor wafer.

CONSTITUTION: A semiconductor wafer 1 is half-cut along with scribe lines by using a dicing blade 3. The depth of the half-cut grooves 4, 4... is made to be almost same as the thickness of a pellet of semiconductor device which is subjected to manufacture. A surface protecting tape 5 is stuck on the surface 1a of the semiconductor wafer 1 in order that the surface of the semiconductor 1 is protected when grinding the rear face. Then, the rear face 1b of the semiconductor 1 is etched to obtain the specified pellet thickness for the wafer 1, and the wafer 1 is pelletized. After such processing, the semiconductor wafer 1 is wet-etched to remove the deformation due to rear face grinding. Thus, the



remove the deformation due to rear face grinding. Thus, the wear of dicing blade can be reduced.

# **LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection] [Date of extinction of right] (19)日本協特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平4-297056

(43)公開日 平成4年(1992)10月21日

(51) Int.CJ.<sup>L</sup>

識別記号

**庁内整理番号** 

FΙ

技術表示個所

H01L 21/78

Q 8617-4M

審査関求 未請求 関求項の数4(全 7 頁)

(21)出顧番号

**特別平3-68811** 

(71)出版人 000002185

ソニー株式会社

(22)出顧日

平成3年(1991)3月8日

東京都島川区北島川6丁目7番35号

(72)発明者 山中 英雄

東京都品川区北品川6丁目7番35号 ソニ

一株式会社内

(74)代理人 井建士 知川 秀昭

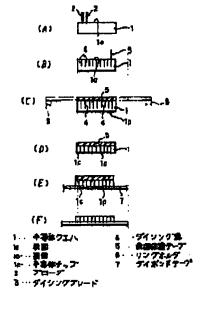
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 ベレット序さを薄くすると共に半導体ウエハ 後工程での割れ、欠けを少なくする。

【構成】 半導体装置機能テスト後<u>に</u>ハーフカットによるダイシングと裏面研制<u>を行いペレタイズする</u>。

突角側を工程機は永ず新面面



(2)

特別平4-297056

1

# 【特許療求の範囲〉

【請求項1】 半導体ウェハ表面からその厚さよりも後 い切り込み探さでダイシングし、その後、上記半導体ウ ェハの裏向時別をすることを特徴とする半導体装置の製 治方法。

【翻求項2】 ダイシングの切り込み深さをつくろうと する半導体装置のペレット厚さと略等しくしたことを特 徴とする請求項1記載の半導体装置の製造力法。

【韻求項3】 裏面研削を半導体ウェハの表面に表面保 護テープを接着した状態で行うことを特徴とする構成項 10 1又は2記載の半導体要置の製造方法。

【翻求項4】 夏面研削後半導体ウェハ夏面に対する至 除去エッチングを行うことを特徴とする間求項1.2又 は3記載の半導体装置の製造方法。

# 【発明の詳細な説明】

#### [0001]

【産業上の利用分野】本発明は、半導体装置の製造万 法、特にパシベーション展にパッド窓間けを終えた後裏 面研削及びダイシングを行う半導体装置の製造方法に関 する.

#### [0002]

【従来の技術】半導体ウェハのパシペーション製にパッ ド窓閉けを終えた後に行う所謂半導体ウェハ後工程は、 **従来、下記のように行われた。即ち、玄面保護用のレジ** スト膜を半導体ウェハ表面に塗布し、鉄レジスト膜の表 箇に模質テープを貼り、その状態で裏面研削をして半導 体ウェハの厚さを所定の領にし、次いで甚裏面研別によ り半減体ウェハ重面に全じた研削歪を除去すると共にウ ェハの反りを小さくするために半導体ウェハの裏面エッ チングを行い、次いで、半導体ウェハのペレットの電極 30 を完全に除去できるようにすることを目的とする。 にプローブを当てての半導体装置機能テスト [2 PC (第2回目のペレットチェック)]を行い、不具ペレッ トにはインクでドットマーキングをし、更にこのインク を焼きつけ、その後、牛場体ウェハの裏面をダイシング テープに張り合せてダイシングすることによりペレタイ ズする。

#### [0003]

【発明が解決しようとする課題】ところで、上述した役 来の半導体ウェハ後に程ではパッケージの薄型化の要求 に対応しきれなくなりつつある。というのは、バッケー 40 ジの厚さを例えば1mm程度あるいはそれ以下にすると いう要求が多されているが、それに応えるには半導体へ レットの厚さを250~200μmあるいはそれ以下に しなければならず、そのように奪くすることは非常に難 しく、従来においては不可能に近かった。また、仮にそ のように暮くすることができたとしても裏面研削後ダイ シングするまでの間に半導体ウェハに欠けや割れが発生 L. 忍く、特に半導体において欠け、割れの発生率が高く なる.

C) はプロープモ半導体ウェハの素種パッドにあてて電 気的に回路の機能チェックを行うものであるが、正確な チェックを行うには当然にプローブの半導体ウェハに対

する圧力、即ち針圧がある程度以上必要となる。従っ て、半導体ウェハが暮いとその針圧によって倒れ、欠け

2

が生じ易くなるのである。

【0005】また、従来のダイシングは、フルカットダ イシング、即ち、半導体ウェハ星面をダイポンドテープ に接着して半導体ウェハを要面から半導体ウェハの厚さ よりも奉い切り込み深さでカットするダイシングであっ たので、ダイシングブレードの摩託が歌しかった。図3 はプレードの切り込み量とグレード摩耗量(5000万 ットライン当り)との関係図であり、この図からシリコ ンが切り残るようにカット(ハーフカット)すると摩託 量は10μmと少ないが、テーブにまで切り込むように カット (フルカット) するとテープ切り込み量に比例し て非常に大きく摩託することが解る。また、半等体時に 不良ペレットに付けたインクマーキングドットやダイシ ング時に発生したシリコンダストにより半導体ウェハ表 20 面のアルミニウムパッドや配録膜が汚染されてワイヤボ ンド不良、ショート不良等が生じるという問題もあっ

【0006】本発明はこのような問題点を解決すべく為 されたものであり、半事体質質の厚さ(ペレット厚さ) を容易に輝くし、ウェハの割れ、欠けの発生率を低く し、ダイシングプレードの摩託街少なくし、半幕体整置 機能テスト時に付けたインクマーキングドットやダイン ングにより生じたダストによる半条体ウェハ表面の行染 を除去し、更には裏面研制、ダイシングにより生じた歪

### 100071

【献題を解決するための争敗】欝求項1の半導体装置の 製造方法は、半導体ウェハ表面からその序さよりも強い 切り込み深さでダイシングし、その後、疎半導体ウェハ の裏面研削をすることを特徴とする。前求項2の半導体 **装置の製造方法は、ダイシングの切り込み探さをベレッ** ト厚さと略等しくすることを特徴とする。耐水摂3の半 導体装置の製造方法は、裏面研削を半導体ウェハの表面 に設備保護テープを貼着した状態で行うことを特徴とす る。請求項4の半導体装置の製造方法は、裏面研削後半 海体ウェハ裏面に対する歪除去エッチングを行うことを 特徴とする。

#### [0008]

【実施例】以下、本発明半導体装置の製造方法を図示実 強何に従って詳細に説明する。図1(A)乃至(F)は 本発明半導体基階の製造方法の一つの奥加例を工程順に 示す新面図である。

(A) パシペーション酸に対するパッド窓間けを終えた 牛導体ウェハに対して. 図1の(A) に示すように戦極 【0004】というのは、半導体装置機能テスト(2P 50 パッドにプローブ2をあてての半導体装置機能テストを (3)

特別半4-297056

行う。そして、不良のペレットに対してはインクでドッ トマーキングする。そして、マーキングした後、ドット マーキングしたインクを焼き付ける。

【0009】(B)次に、図1の(B)に示すように、 半導体ウェハ』のスクライブラインをダイシングブレー ドタによりハーフカットする。4、4、…はハーフカッ トにより形成された構である。この構4、4、…の磔さ は製造しようとする半導体装置のベレット厚さと略等し くすると良い。例えば、ペレット厚さを200μmにし たい場合には切り込み量をその200 μmにする。この 10 ようにハーフカットするのでダイシングブレードの摩託 は少なくで済むこと图2から明らかである。

【0010】(C)次に、図1の(C)に示すように、 半導体ウェハーの表面1aに表面保護テープとして何え ばUV服財硬化型テープ5を貼り付ける。この表面保護 テープは後に行う半導体ウェハ1の裏面研削時に半導体 ウェハ1の表面を保護するためのものである。 間、二点 領盛で示すように、リングボルダ6を用いて表面保護子 ープ5を緊張させ、その状態で表面保護デープ5を半導 体ウェハ1の表面1aに貼り付けても良い。

(D) 次に、図1の(D) に示すように、半導体ウェハ 1の裏面1aをエッテングすることによりウェハ1を所 定のベレット厚さ(それはダイシングのためのハーフカ ットの切り込み量でもあり、例えば200μm) にして ペレタイズする。1 c、1 c、… は半導体ペレットであ

【0011】 尚、その後、半導体ウェハ1に対して裏面 研能による蚤を除去するウェットエッチングを行うよう にしても良い。すると、単に裏面新期による正を除去で きるだけでなく、ダイシング [工程 (B)] により半導 30 体ペレット1 a、 l a、…の側面に生じた至も除去する ことができる。この裏面研削による歪を除去するエッチ ング工程は小可欠な工程ではないが、このエッチングエ 程を設けた場合には基面研削による金だけでなくダイシ ングにより半導体ペレット1a、1a、…の側面に生じ た歪をも除去することができるという効果を要する。

【0012】(E)次に、図1の(E)に示すように、 ダイボンディング用テープ?を、ペレタイズを終えた半 導体ウェハ1の裏面1万に貼り付ける。この場合、テー プ1として表面保護テープ5よりも粘着力の強いものを 40 使用する、さもないと表面保護テープ5を剥離できず、 テープ?が半導体ウェハ1から剥れてしまうことになっ てしまうからである。但し、表面保護テープ5としてU V服射硬化型テープを用いた場合には、ダイボンド用テ ーブ?としてそのUV限財硬化型テープかそれよりも報 い粘着力のものを用いても良い。というのは、UV照射 硬化型テープはUV開射により粘着力が数十分の1に低 下するからである。即ち、表面保護テープ5製庫前にU V服射をすることとすれば、UV脱射後におけるUV照 射硬化型テープの粘着力よりも強ければUV照射的にお 50 欠けが生じにくくなる。請求項2の半導体装置の製造方

けるUV照財硬化型テープの粘着力よりも弱くてもダイ ポント用テープとして用いることができるのである。

[0013] (F) その後、四1の (F) に示すよう に、会由保護デープ5を剥離する。尚、表面保護テープ 5がUV照射硬化型テープの場合にはUV照射として粘 着力を低下させてから剥削すると良い。また、表面保護 テープ5が水泡性接着剤テープの場合には剥削後に飼水 による洗浄を後処理として行い、ダイボンディングに供 ተል.

【0014】本半導体装置の製造方法によれば、ハーフ カットダイシングのときの切り込み量を小さくすること により半導体装置の厚さ(ペレット厚さ)を薄くするこ とができ、200μm程度にすることは勿論のこと、5 0 μmにすることも容易である。そして、そのダイシン グはウェハ保持テープなしで行うことができる。また、 ペレット座さを騙く切ることができるけれども、それは ダイシングを終えた後の裏面研削の段階で為され、半導 体やダイシングの段階では半寒体ウェハが厚い。従っ て、半導体やそれからダイシングに至る過程、特にハン 20 ドリング工程で半導体ウェハに割れや欠けが生じにくく なり、歩鶴りが向上する。

【0015】 そして、ダイシングのためのカットはフル カットではなくハーブカットなので、ダイシングブレー ドの摩頼は少なくて流む。また、半導体や単面研制によ るインクマーキングドットやシリコンダストは裏面保護 テープ5を剥削するときに表面保護テープ5と共に除去 することができる。従って、これ等の汚染によりワイヤ ポンディング不良や配線側のショート不良や耐湿性不良 が生じるのを防止することができる。そして、裏面研削 径の半導体ウェハIの裏面エッチングによって単に裏面 研削歪のみならずダイシングによりペレット側面に生じ たダイシング変をも除去できるので、より特性を向上さ せ、信頼度を高めることができる。そして、安面保護手 段としてレジスト旗を使用しないので、高価な関接材料 (レジスト、レジスト除去板) を使用しなくても済み、 また面倒なレジストコーティング、レジスト洗浄を行わ なくても済む。従って、材料費が安くて済み、工象が少 なくて済む。

[0016]

【発明の効果】 請求項1の半導体装置の製造方法は、半 導体ウェハ表面からその厚さよりも違い切り込み深さで ダイシングレ、その後、上記半導体ウェハの裏面研削を することを特徴とするものである。従って、請求項1の 半導体装置の製造方法によれば、ハーフカットによりダ イシングするので、ダイシングブレードの摩託を少なく することができる。そして、裏面研削をウェハ後工程プ ロセスの最終的限階で行うので、半海体等半導体ウェハ の割れや、欠けが生じやすい工程を半導体ウェハの厚い 段階で行うことになる。依って、半導体ウェハの割れや . (4)

法は、ダイシングの切り込み深さを得ようとする半導体 抵置のペレット厚さと略等しくしたことを特徴とするも のである。従って、請求項2の半導体装置の製造方法に よれば、半導体ウェハをダイシングしたところまで裏面 研制することにより半導体装備のペレット厚さをダイシ ングの切り込み厚さと同じにすることができる。依っ て、ダイシングの切り込み探さを扱くすることによりべ レット序さを任意に舞くすることができ、100μm以 下という極めて薄いペレット厚も実現可能である。際求 項3の半導体装置の製造方法は、裏面研制を半導体ウェ 10 ハの妥由に表面保護テーブを貼着した状態で行うことを 特徴とするものである。従って、翻求項3の半導体駐艦 の製造力法によれば、表面保護テープの剥削により半導 体装置機能テスト時、ダイシング時に付いたあるいは生 じたインクマーキングドット、ダイスによる汚染を除去 することができる。依って、汚染によるワイヤポンディ ング不良、配線間ショート不良、前個性不良の発生を防 止することができる。そして、表面保護手段としてレジ スト膜を使用しないので、高価な間接材料(レジスト・ レジスト除去液)を使用しなくても済み、また面倒なレ 20 1c 半導体ペレット ジストコーティング、レジスト洗浄を行わなくても済 む。従って、材料量が安くて済み、工数が少なぐて済 む。依って、半導体装置の低価格化を図ることができ

5

る。請求項4の半導体装置の製造方法は、最同研制後半 導体ウェハ裏面に対する五除去エッチングを行うことを 特徴とするものである。従って、爾求項4の半幕体驻置 の製造方法によれば、ハーフカットによるダイシング後 室面研削することによりペレタイズレた後、半導体ウェ 八裏面に対するを除去エッチングするので、単に裏面研 例をのみならず、ダイシングによりペレット伽面に生じ たダイシング盃をも除去することができ、特性、品質、 信頼度の向上を図ることができる。

ő

### 【図面の簡単な説明】

【図1】(A)乃坐(F)は本晃明半導体装置の製造方 法の一つの実施例を工程順に示す断面図である。

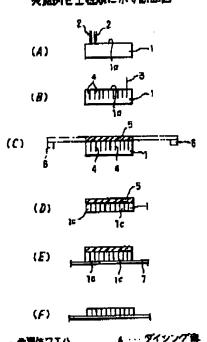
【図2】 発明が解決しようする一つの問題点を説明する ところのダイシング切り込み深さとダイシングブレード の摩託の関係図である。

#### 【存母の説明】

- 1 半導体ウェハ
- la 表面
- 1 b 基面
- - 4 ダイシング帯.
  - 5 漫画保護テーブ
  - 7 ダイポンドチープ

(EX)

# 実施的を工程順に示す断面図

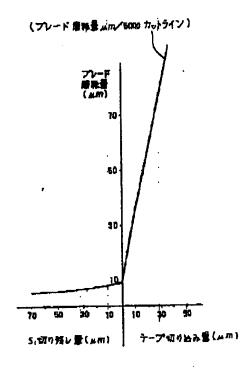


1 ... 十選体プエハ 5 . . . 春節昼曜テーフ は 永雪 7 ダイボンドケーブ To ・・干事件チップ

2 ・ プローブ

【图2】

# 切り込み量・産料量関係図



特朗平4 297056

(5)

【宇縦補正書】

【提出日】平成4年1月9日

【手紙補正1】

【補正对象書類名】明細書

【補正対象項目名】全文

【補正方法】要更

【補正内容】

【番類名】

明细子

【発明の名称】 音

半導体装置の製造方法

【特許請求の範囲】

【商求項1】 牛導体ウェハ表面からその厚さよりも後い切り込み深さでダイシングし、その後、上配半導体ウェハの裏面研削をすることを特徴とする半導体装置の製造方法。

【源求項2】 ダイシングの切り込み探さをつくろうと する半導体装置のペレット厚さと略等しくしたことを特 強とする観求項1記載の半導体装置の製造方法。

【翻求項3】 裏面研削を半導体ウェハの表面に表面保 額テープを直接接着した状態で行うことを特徴とする開 求項1又は2記載の半導体装置の製造方法。

【爾求項4】 裏面研削後半導体ウェハ裏面に対する歪除去エッチングを行うことを特徴とする請求項1.2又は3配載の半導体整置の製造方法。

### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、半導体装置の製造方法、特にパシベーション製にパッド窓間けを終えた後 面研削及びダイシングを行う半導体装置の製造方法に関する。

#### [0002]

【往来の技術】半導体ウェハのパシペーション懐にパッ ド窓関けを終えた後に行う所謂半導体ウェハ後工程は、 従来、下記のように行われた。即ち、表面保護用のレジ スト酸を半導体ウェハ表面に整布し、酸レジスト酶の姿 面に硬盤テープを貼り、その状態で裏面研削をして半導 体ウェハの厚さを所定の値にし、次いで該事面研削によ り半導体ウェハ裏面に生じた研削薬を除去すると共にウ ェハの反りを小さくするために半導体ウェハの裏面エッ チングを行い、その後、硬質テープの剥離及びレジスト <u>の利能洗浄を行い、</u>次いで、半導体ウェハのペレットの 重権にプロープを当てての半導体装置機能テスト [2] P C(第2回目のペレットチェック)]を行い、不良ペレ ットにはインクでドットマーキングをし、更にこのイン クを焼きつけ、その後、半導体ウェハの裏面をダイシン グテープに限り合せてダイシングすることによりペレタ ィズする。

#### [0003]

【発明が解決しようとする謀題】ところで、上述した従来の半導体ウェハ後工程ではバッケージの再型化の要求 に対応しきれなくなりつつある。というのは、バッケー ジの厚さを例えば1mm程度あるいはそれ以下にするという要求があされているが、それに応えるには半導体ペレットの厚さを250~200μmあるいはそれ以下にしなければならず、半導体ウェハのサイズが大きくなるほどそのように得くすることは非常に難しく、従来においては不可能に近かった。また、仮にそのように薄くすることができたとしても異面研制様ダイシングするまでの間に半導体ウェハに欠けや割れが発生し易く、特に半導体整備値テスト(2PC)において欠け、割れの発生率が高くなる。

[0004] というのは、半導体装置機能デスト(2PC)はプローブを半導体ウェハの電極パッドにあてて電気的に回路の機能チェックを行うものであるが、正確なチェックを行うには当然にプローブの半導体ウェハに対する圧力、即ち針圧がある程度以上必要となる。 従って、半導体ウェハが得いとその針圧によって割れ、欠けが生じ起くなるのである。

【0005】また、従来のダイシングは、フルカットダイシング、即ち、牛再体ウェハ森南をダイボンドテープに接着して半線体ウェハを表面から半導体ウェハの厚さよりも採い切り込み探さでカットするダイシングであったので、ダイシングブレードの解析でしかった。図3はブレードの切り込み量とブレード摩耗量(5000カットライン当り)との関係図であり、この図からシリロンが切り残るようにカット(ハーフがまで切り込むようにカット(フルカット)するとテーブ切り込み量に比例にカット(フルカット)するとテーブ切り込み量に比例にて非常に大きく摩耗することが解る。また、2PC時に不足ペレットに付けたインクマーキングドットやダイング時に発生したシリコンダストにより半導体ウェハ表面のアルミニウムバッドや配験域が特殊されてワイヤボンドへ良、ショートへ良等が生じるという問題もあった。

【0006】本発用はこのような問題点を解決すべく為されたものであり、半導体装置の厚さ(ペレット厚さ)を容易に伸くし、ウェハの割れ、欠けの発生率を低くし、ダイシングプレードの序託を少なくし、半幕体装置機能テスト時に付けたインクマーキングドットやダイシングにより生じた<u>Si</u>ダストによる半導体ウェハ表面の汚死を除去し、更には裏面研制、ダイシングにより生じた盃を完全に除去できるようにすることを目的とする。

[0007]

特閥平4 297056

(6)

に<u>直接</u>波面保護テープを貼着した状態で行うことを特徴 とする。震求項4の半導体展置の製造方法は、裏面研削 後半導体ウェハ裏面に対する登除去エッチングを行うこ とを特徴とする。

[0008]

【実施例】以下、本発明半導体延置の製造方法を図示実施例に従って評価に説明する。図1(A)乃至(F)は本発明半導体製量の製造方法の一つの実施例を工程順に示す断面図である。

(A) パシペーション製に対するパッド窓開けを終えた 半導体ウェハに対して、図1の(A)に示すように電極 パッドにプローブ2をあてての半導体装配機能テストを 行う。そして、不良のペレットに対してはインクでドットマーキングする。そして、マーキングした後、ドット マーキングしたインクを焼き付ける。

【0009】(B)次に、図1の(B)に示すように、 半導体ウェハ1のスクライブラインをダイシングプレード 3によりハーフカットする。4、4、…はハーフカットにより形成された標である。この標4、4、…の保さは 取造しようとする平等体設置のペレット厚さと略等しくすると良い。例えば、ペレット厚さを200μmにしたい場合には切り込み量をその200μmにする。このようにハーフカットするのでダイシングプレードの摩託 は少なくて挟むこと図2から明らかである。

【0010】(C)次に、図1の(C)に示すように、 半導体ウェハ1の表面1aに表面保護テープとして例え はUV服射硬化型テープ5を貼り付ける。この表面保護 テープは後に行う半導体ウェハ1の裏面研削<u>及び基面研 削による至の除去エッチング</u>時に半導体ウェハ1の表面 を保護するためのものである。尚、二点編載で示すよう に、リングボルダ6を用いて表面保護テープ6を緊張さ せ、その状態で表面保護テープ5を半導体ウェハ1の表面 面1aに貼り付けても良い。

(D) 次に、図1の (D) に示すように、半導体ウェハ 1の裏面  $1 \frac{b}{b}$ を裏面研制することによりウェハ1を所定のペレット序さ(それはダイシングのためのハーフカットの切り込み量でもあり、例えば200 $\mu$ m)にしてペレタイズする。1c、1c、…は半導体ペレットである。

【0011】 尚、その後、半導体ウェハ1に対して裏面研制による歪を除去するウェットエッチングを行うようにしても良い。すると、単に裏面研削による歪を除去できるだけでなく、ダイシング【工程(B)】 により半導体ペレット1c、1c、…の側面に生じた歪も除去することができる。この裏面研削による歪を除去するエッチング工程は不可欠な工程ではないが、このエッチング工程を設けた場合には異面研削による歪だけでなくダイシングにより半導体ペレット1c、1c、…の側面に生じた液をも除去することができるという効果を要する。

【0012】(E)次に、図1の(E)に示すように、

ダイボンディング用テープ7を、ベレタイズを終えた半海体ウェハ1の鼻頂1句に貼り付ける。この場合、デープ7として表面保護テープ5よりも粘着力の強いものを使用する。さもないと表面保護テープ5を剥離できず、テープ7が半導体ウェハ1から剥れてしまうことになってしまうからである。但し、表面保護テープ5としてUV服射硬化型テープを用いた場合には、ダイボンド用テープ7としてそのUV服射硬化型テープかそれよりも関い粘着力のものを用いても良い。というのは、UV服射硬化型テーブはUV服料により料着力が数十分の1に低下するからである。

【0013】(F) その後、図1の(F)に示すように、表面保護デーブ5を剥離する。尚、表面保護デーブ5を剥離する。尚、表面保護デーブ5がUV照射して結着力を低下させてから剥離すると良い。また、表面保護デーブ5が水器性接着剤テープの場合には剥離後に純水による抗争を後処理として行い、ダイボンディングに供する。

【0014】本半導体設置の製造方法によれば、ハーフカットダイシングのときの切り込み量を小さくすることにより半等体設置の厚さ(ペレット厚さ)を薄くすることができる、200μm程度にすることは勿動のこと、50μmにすることも容易である。そして、そのダイシングはウェハ保持テープなしで行うことができる。また、ペレット厚さを薄くすることができるけれども、それはダイシングを終えた後の裏面研削の及権であされ、2片Cやダイシングの段階では半導体ウェハが厚い。従って、2下Cやそれからダイシングに至る過程、特にハンドリング作業で半導体ウェハに割れや欠けが生じにくくなり、歩智りが向上する。

[0015] そして、ダイシングのためのカットはフル カットではなくハーフカットなので、ダイシングブレー ドの摩託は少なくて洗む。また、2ドCの不足マーキン グインク条付け時の汚れやダイシング時のシリコンダス トは表面保護テープ5を剥削するときに表面保護テープ 5と共に除去することができる。従って、これ等の汚染 によりワイヤボンディング不良や配線間のショート不良 や耐福性不良が生じるのを防止することができる。そし て、裏面研削後の半端体ウェハ1の裏面エッチングによ って単に裏面研削釜のみならずダイシングによりペレッ ト側面に生じたダイシング歪をも除去できるので、より 特性を向上させ、信頼度を高めることができる。そし て、表面保護手腕としてレジスト膜を使用しないので、 高価な間接材料(レジスト、レジスト除去板)を使用し なくても済み、また面倒なレジストコーティング、レジ スト沈浄を行わなくても済む。従って、材料費が安くて 済み、工数が少なくて済む。

[0016]

【発明の効果】 請求項1の半導体要量の製造方法は、半 導体ウェハ表面からその厚さよりも強い切り込み深さで

特別半4-297056

(7)

ダイシングレ、その後、上記半導体ウェハの裏面研削を することを特徴とするものである。従って、請求項1の 半導体装置の製造方法によれば、ハーフカットによりダ イシングするので、ダイシングブレードの摩靴を少なく することができる。そして、国面研削をウェハ機工程プ ロセスの最終的段階で行うので、2 P C 等半導体ウェハ の割れや、欠けが生じやすい工程を半導体ウェハの降い 段階で行うことになる。依って、半導体ウェハの割れや 欠けが生じにくくなる。 請求項2の半導体装置の製造方 法は、ダイシングの切り込み求さを得ようとする半導体 装置のペレット厚さと略等しくしたことを特徴とするも のである。従って、簡求項2の半導体装置の製造万法に よれば、半導体ウェハをダイシングしたところまで裏面 研削することにより半導体製置のペレット厚さをダイシ ングの切り込み厚さと同じにすることができる。依っ て、ダイシングの切り込み探さを残くすることによりべ レット厚さを任意に奪くすることができ、100μm以 下という極めて舞いペレット厚も実現可能である。諸求 項3の半導体装置の製造方法は、裏面研削を半導体ウェ ハの表面に直接表面保護テーブを貼着した状態で行うこ とを特徴とするものである。従って、請求項3の半導体 装置の製造方法によれば、表面保護テープの対象により 半導体装置機能テスト時、ダイシング時に付いたあろい は生じたインクマーキングドット、Siダストによる朽 染を除去することができる。依って、汚染によるワイヤ ポンディング不良、配線関ショート不良、耐温性不良の 発生を防止することができる。そして、裏面研削時の表 面保護手段としてレジスト展を使用しないので、高値な 間接材料(レジスト、レジスト除去被)を使用しなくて も済み、また面倒なレジストコーティング、レジスト枕 神を行わなくても済む。従って、材料養が安くて済み、 工数が少なくて済む。依って、半導体装置の低価格化を 図ることができる。請求項4の半導体超額の製造方法 は、基面研制後半導体ウェハ裏面に対する金除去エッチ ングを行うことを特徴とするものである。従って、無求 項4の半導体装置の製造方法によれば、ハーフカットに よるダイシング後裏面研削することによりペレタイズし た後、半導体ウェハ裏面に対する依除去エッチングする ので、単に基面研削歪のみならず、ダイシングによりペ レット側面に生じたダイシング歪をも除去することがで き、特性、品質、信頼度の向上を図ることができる。

# 【図面の簡単な説明】

【図1】 (A) 乃至 (F) は本発明半導体装置の製造方

法の一つの実施例を工程順に示す前面図である。

【図2】 発明が解決しようする一つの問題点を説明する ところのダインング切り込み深さとダイシングブレード の摩廷の関係図である。

### 【符号の説明】

- 1 半導体ウェハ
- la 要随
- 1 b 基面
- 1 c 半導体ペレット
- 3 ダイシングブレード
- 4 タイシング構
- 5 表面保護テープ
- 6 リングホルダ
- 7 ダイポンドテープ

### 【手統補正2】

【補下対象書類名】図面

【補正対象項目名】図「

【補正方法】変更

【補正內容】

【图】

# 実施例を工程験に示す断距区

